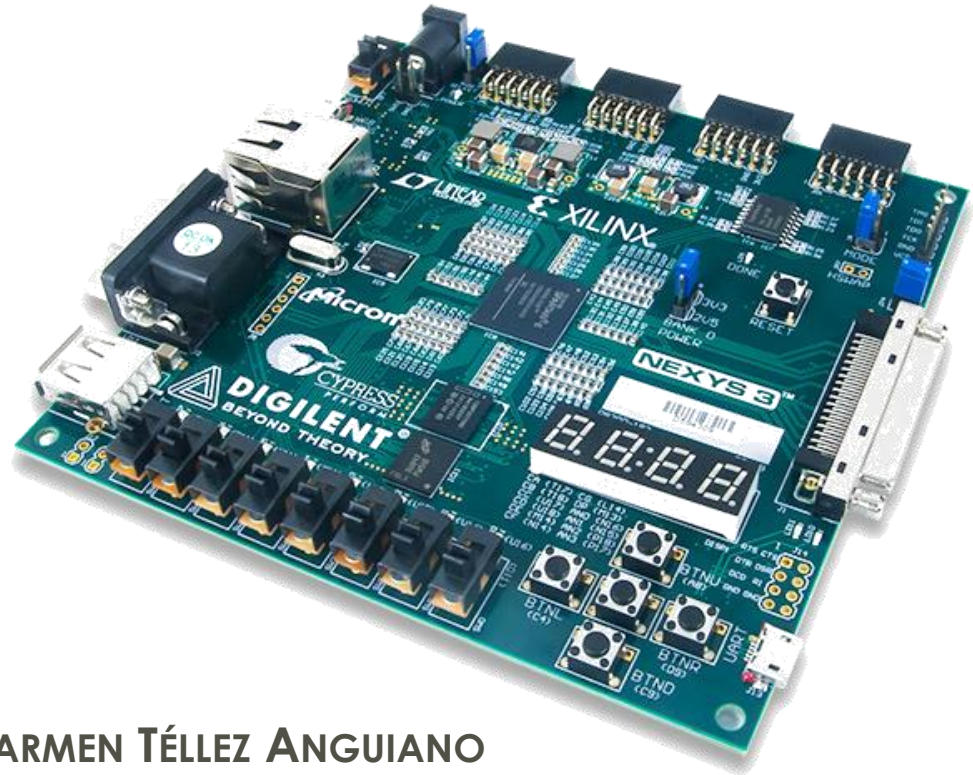


DISEÑO DIGITAL CON VHDL



DRA. ADRIANA DEL CARMEN TÉLLEZ ANGUIANO

sagitario.itmorelia.edu.mx/actelleza

adrianat@itmorelia.edu.mx

HORARIO

- Teoría
 - Salón Q1
 - Lunes 18:00 a 20:00 horas
 - Jueves 18:00 a 19:00 horas
- Laboratorio
 - Laboratorio IL2
 - Miércoles 18:00 a 20:00 horas



A) OBJETIVOS DEL CURSO

- Desarrolla y simula estructuras avanzadas de un programa en VHDL de circuitos lógicos secuenciales síncronos para la programación e implementación de FPGA's o CPLD's en aplicaciones reales.
- Conoce y desarrolla los componentes que conforman las arquitecturas básicas de un microprocesador.



B) APORTACIÓN DEL CURSO AL PERFIL PROFESIONAL

- Simular e implementar modelos de sistemas electrónicos lógicos secuenciales que permitan comprobar su comportamiento empleando lenguajes de descripción de hardware.
- Aplicar los conocimientos de dispositivos lógicos programables, para el análisis, adaptación, operación, mantenimiento y diseño de los sistemas digitales que conforman la base de los microcontroladores.



B) APORTACIÓN DEL CURSO AL PERFIL PROFESIONAL

- Analizar, adaptar, operar y diseñar los diferentes dispositivos de interfaz relacionados con sistemas digitales.
- Comunicarse con efectividad en forma oral y escrita en el ámbito profesional tanto en su idioma como en un idioma extranjero.



C) RELACIÓN CON MATERIAS Y TEMAS ANTERIORES

- **Diseño Digital** (Anterior)
- **Competencias previas:**
 - Demuestra teoremas y postulados del álgebra de Boole.
 - Realiza reducciones de funciones lógicas.
 - Identifica y compara las familias de las compuertas lógicas.
 - Busca y selecciona información acerca de FPGAs o CPLDs.
 - Diseña y construye circuitos combinacionales usando dispositivos SSI, MSI y FPGAs o CPLDs.
 - Analiza y diseña circuitos secuenciales (síncronos) utilizando Flip- Flops, FPGAs o CPLDs.



D) RELACIÓN CON MATERIAS Y TEMAS POSTERIORES

- Esta materia es la base de:
 - **Microcontroladores**
 - **Controladores Lógicos Programables**
 - **Control Digital**
- **Temas:**
 - Diseño e implementación de circuitos digitales empleando lenguajes de descripción de hardware y PLDs.
- **Competencias específicas:**
 - Análisis, diseño e implementación de circuitos digitales con VHDL.



E) TEMARIO

F) UNIDADES DE APRENDIZAJE

1. Programación VHDL.

1.1. Elementos del lenguaje VHDL.

1.2. Declaraciones de objetos

1.3. Declaraciones concurrentes.

1.4. Ejemplos de declaraciones secuenciales.

1.5. Funciones y subprogramas.

1.6. Programación de FPGAs o CPLDs en diferentes aplicaciones.



E) TEMARIO

F) UNIDADES DE APRENDIZAJE

2. Máquinas de estados finitos.
 - 2.1. Modelo de Mealy y Modelo de Moore.
 - 2.2. Representación de los modelos Mealy y Moore en diagramas de estado y diagrama ASM.
 - 2.3. Diseño de máquinas de estados finitos tipo Mealy y tipo Moore utilizando VHDL.



E) TEMARIO

F) UNIDADES DE APRENDIZAJE

3. Memorias.

3.1. Conceptos de memorias.

3.1.1. Terminología de memorias.

3.1.2. Operación general de memorias.

3.1.3. Tipos de memorias.

3.1.4. Aplicaciones de memorias en la lógica combinacional y secuencial.



E) TEMARIO

F) UNIDADES DE APRENDIZAJE

- 4. Arquitectura de Procesadores.
 - 4.1. Arquitectura Von Neumann.
 - 4.2. Arquitectura Harvard.
 - 4.3. Estructura y funcionamiento de una ALU.
 - 4.4. Descripción de una ALU con VHDL.



E) TEMARIO

F) UNIDADES DE APRENDIZAJE

5. Módulos de Interfaz en VHDL

- 5.1. Comunicación serial con UART.
- 5.2. Comunicación serial por I2C.
- 5.3. Comunicación por Ethernet utilizando IP cores.
- 5.4. Comunicación por CAN utilizando IP cores.



G) ESTRATEGIAS DIDÁCTICAS A SEGUIR

- Tareas y ejercicios.
- Exposición de temas.
- Asistencia.
- Participación en clases.
- Prácticas de laboratorio.
- Resolución de problemas.
- Desarrollo de programas.
- Investigaciones realizadas.



H) CRITERIOS DE EVALUACIÓN Y ACREDITACIÓN

- **Cognitiva**
 - 5 unidades (100 %).
Calificación mínima aprobatoria 70.
- **Procedimental**
 - \cong 9 prácticas (100%).
Calificación mínima aprobatoria 70.
 - Exposiciones, trabajos, tareas, entre otros.
- **Actitudinal**
 - Participación, trabajo en equipo, entre otros.



H) CRITERIOS DE EVALUACIÓN Y ACREDITACIÓN

- Se deben acreditar las 3 partes para acreditar la materia.
- La parte cognitiva tiene dos oportunidades de acreditación, aunada a exposiciones y trabajos corresponde al 70% de la calificación final.
- Las prácticas incluyen reporte, se entrega la semana siguiente de realizar la práctica, en caso contrario se descuentan 10 puntos de calificación por día de retraso.
- Prácticas y reportes corresponden al 30% de la calificación final.



I) CALENDARIZACIÓN DEL TRABAJO SEMESTRAL

Temario		Semana
Unidad I	<i>Tema 1.1</i>	<i>27/01/2020</i>
	<i>Tema 1.2</i>	<i>04/02/2020</i>
	<i>Tema 1.3</i>	<i>10/02/2020</i>
	<i>Tema 1.4</i>	<i>17/02/2020</i>
	<i>Tema 1.5</i>	<i>17/02/2020</i>
	<i>Tema 1.6</i>	<i>02/03/2020</i>
Unidad 2	<i>Tema 2.1</i>	<i>09/03/2020</i>
	<i>Tema 2.2</i>	<i>17/03/2020</i>
	<i>Tema 2.3</i>	<i>23/03/2020</i>



I) CALENDARIZACIÓN DEL TRABAJO SEMESTRAL

Temario		Semana
Unidad 3	Tema 3.1	30/03/2020
Unidad 4	Tema 4.1	20/04/2020
	Tema 4.2	20/04/2020
	Tema 4.3	27/04/2020
	Tema 4.4	04/05/2020
Unidad 5	Tema 5.1	11/05/2020
	Tema 5.2	11/05/2020
	Tema 5.3	18/05/2020
	Tema 5.4	25/05/2020



FUENTES DE INFORMACIÓN

- Morris Mano M. (2005). Fundamentos de Diseño Lógico y de Computadoras, Tercera edición, Pearson, México.
- Tocci R. J. (2007). Sistemas digitales Principios y Aplicaciones, 10ª edición, Pearson, México.
- Marcovitz, A. B. (2005). Diseño Digital, Segunda Edición. Mc Graw Hill.
- Wakerly, J. F. (2002), Diseño Digital Principios y Aplicaciones, segunda edición, Pearson, México.



FUENTES DE INFORMACIÓN

- Maxinez, D. G. (2002), VHDL: El Arte de Programar Sistemas Digitales, CECSA.
- Pardo. F. Boluda, J. A. (2003), VHDL Lenguaje para Síntesis y modelado de Circuitos. Segunda Edición. RA-MA, México.
- Brown S. y Vranesic Z.G. (2006), Fundamentos de lógica digital con diseño VHDL, Segunda Edición, Mc Graw Hill, México.
- Ciletti, M. D. Advanced Digital Design with the Verilog HDL, Segunda edición, Ed. Prentice Hall.



FUENTES DE INFORMACIÓN

- Ashenden, P. J. (2008), The Designer's Guide to VHDL, Volume 3, Third Edition, Morgan Kaufmann Publishers, Australia.
- Chu P. P. (2008), FPGA Prototyping by VHDL Examples: Xilinx Spartan-3, Primera Edición, Wiley & Sons.
- Douglas P. L, (2002), VHDL Programming by example, Cuarta Edición, McGraw Hill, USA.

